

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-135541

(43)Date of publication of application : 18.05.2001

(51)Int.CI.

H01F 41/04  
C23C 18/31  
H01F 27/29  
H01F 41/10

(21)Application number : 11-312412

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 02.11.1999

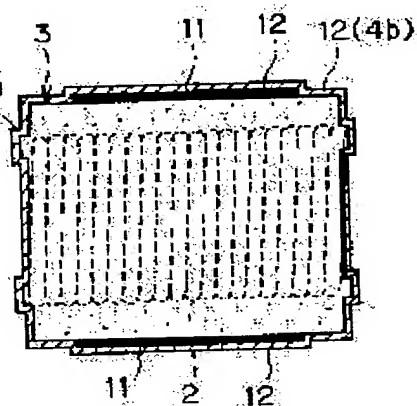
(72)Inventor : HAMAYA JUNICHI  
OSHIMA NOBUHITO  
FUKUTANI ITSUKI  
SHIKAMA TAKASHI

## (54) CHIP TYPE ELECTRONIC COMPONENT AND PRODUCING METHOD THEREFOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a chip type electronic component and a producing method therefor, with which an external electrode can be efficiently formed, the reliability of a connection between the external electrode and an internal conductor is improved and desired characteristics are provided.

**SOLUTION:** On the surface of a magnetic substance material molding (electronic component element) 3, with which a coil 2 is internally located, constituted by molding a magnetic substance material 1, for which a magnetic substance powder and a resin are kneaded, the area not to form external electrodes 4a and 4b is covered with a resist agent 11. After electroless plating is applied to the entire magnetic substance material molding 3, the resist agent 11 is removed and a electroless plating film 12 is left in a prescribed area to form the external electrode 4a and 4b. After the surface of the area to form the external electrodes 4a and 4b on the magnetic substance material molding 3 is made rough by a medium blasting method for blasting a medium (granule), electroless plating is applied to the entire magnetic substance material molding 3.



### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-135541

(P 2001-135541 A)

(43) 公開日 平成13年5月18日(2001.5.18)

(51) Int. C1.7

H 01 F 41/04  
C 23 C 18/31  
H 01 F 27/29  
41/10

識別記号

F I

H 01 F 41/04  
C 23 C 18/31  
H 01 F 41/10  
15/10

テマコード(参考)

C 4K022  
A 5E062  
C 5E070  
C

審査請求 未請求 請求項の数 9

O L

(全9頁)

(21) 出願番号

特願平11-312412

(22) 出願日

平成11年11月2日(1999.11.2)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 浜谷 淳一

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(72) 発明者 大島 序人

京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

(74) 代理人 100092071

弁理士 西澤 均

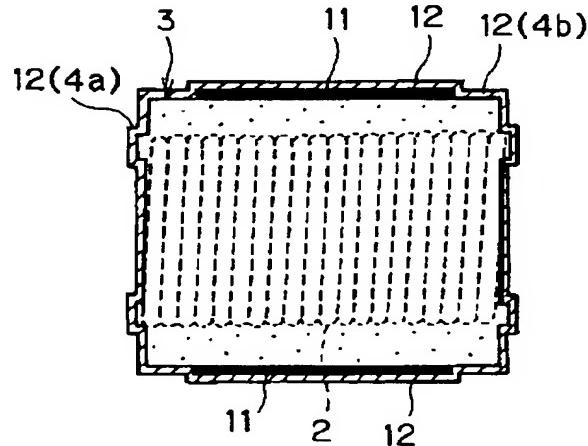
最終頁に続く

(54) 【発明の名称】チップ型電子部品及びその製造方法

(57) 【要約】

【課題】効率よく外部電極を形成することが可能で、外部電極と内部導体の接続信頼性が高く、所望の特性を備えたチップ型電子部品及びその製造方法を提供する。

【解決手段】磁性体粉末と樹脂とを混練した磁性体材料1を成形してなる、内部にコイル2が配設された磁性体材料成形体(電子部品素子)3の表面の、外部電極4a, 4bを形成しない領域をレジスト剤11で被覆し、磁性体材料成形体3の全体に無電解めっきを施した後、レジスト剤11を除去して、外部電極4a, 4bを形成すべき所定の領域に無電解めっき膜12を残す。磁性体材料成形体3の外部電極4a, 4bを形成すべき領域を、媒体(粉粒体)を吹き付けて行う媒体吹付け法により面荒らしした後、磁性体材料成形体3の全体に無電解めっきを施す。



## 【特許請求の範囲】

【請求項1】電子部品素子の表面の、所定の領域に外部電極が配設された構造を有するチップ型電子部品の製造方法において、

前記電子部品素子の表面の、外部電極を形成しない領域をレジスト剤で被覆する工程と、

前記電子部品素子の全体に無電解めっきを施す工程と、前記レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めっき膜を残すことにより、前記電子部品素子に所定のパターンの外部電極を形成する工程とを具備することを特徴とするチップ型電子部品の製造方法。

【請求項2】前記電子部品素子の外部電極を形成すべき領域を、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしした後、前記電子部品素子の全体に無電解めっきを施すことを特徴とする請求項1記載のチップ型電子部品の製造方法。

【請求項3】電子部品素子の表面の、所定の領域に外部電極が配設された構造を有するチップ型電子部品の製造方法において、

前記電子部品素子の表面全体をレジスト剤で被覆する工程と、

前記電子部品素子の表面の、外部電極を形成すべき領域を被覆するレジスト剤を除去する工程と、

前記電子部品素子の全体に無電解めっきを施す工程と、前記レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めっき膜を残すことにより、前記電子部品素子に所定のパターンの外部電極を形成する工程とを具備することを特徴とするチップ型電子部品の製造方法。

【請求項4】前記電子部品素子の表面の、外部電極を形成すべき領域のレジスト剤を除去する工程において、媒体（粉粒体）を吹き付けて行う媒体吹付け法により、外部電極を形成すべき領域のレジスト剤を除去するとともに、該領域の面荒らしを行った後、前記電子部品素子の全体に無電解めっきを施すことを特徴とする請求項3記載のチップ型電子部品の製造方法。

【請求項5】前記無電解めっき膜の厚みを0.5～10μmの範囲とすることを特徴とする請求項1～4のいずれかに記載のチップ型電子部品の製造方法。

【請求項6】前記無電解めっき膜として、異なる種類の無電解めっきを複数回施すことにより形成された複数層構造を有する無電解めっき膜を形成することを特徴とする請求項1～5のいずれかに記載のチップ型電子部品の製造方法。

【請求項7】前記無電解めっき膜からなる外部電極の上に、さらに1種以上の電解めっきを施すことにより、単層構造又は多層構造の上層電解めっき膜を備えた外部電極を形成することを特徴とする請求項1～6のいずれかに記載のチップ型電子部品の製造方法。

10 【請求項8】前記電子部品素子が、磁性体粉末と樹脂とを混練した樹脂系の磁性体材料を、インダクタンス素子として機能する導体（内部導体）がその内部に埋設され、かつ、前記内部導体の一部が表面に露出した状態となるように所定の形状に成形したものであることを特徴とする請求項1～7のいずれかに記載のチップ型電子部品の製造方法。

【請求項9】請求項1～8のいずれかに記載のチップ型電子部品の製造方法により製造されたチップ型電子部品であって、前記電子部品素子の表面の、面荒らしされた所定の領域に、少なくとも無電解めっき膜層を備えた一層構造又は複数層構造の外部電極が配設されていることを特徴とするチップ型電子部品。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本願発明は、電子部品及びその製造方法に関し、詳しくは、電子部品素子の所定の領域に外部電極が配設された構造を有するチップ型電子部品及びその製造方法に関する。

## 【0002】

【従来の技術及び発明が解決しようとする課題】チップ型電子品である表面実装型のインダクタの一つに、図1～4に示すように、磁性体粉末と樹脂を混練した磁性体材料51を成形することにより、インダクタンス素子として機能するコイル（内部導体）52が内部に埋設され、両端面にコイル52の両端部52a, 52bが露出した構造の磁性体材料成形体53を形成するとともに、磁性体材料成形体53の両端面を含む両端部に、コイル52の両端部52a, 52bと導通するように一对の外部電極54a, 54bを配設した構造を有するインダクタがある。

【0003】このインダクタは、磁性体粉末と樹脂を混練した磁性体材料51を成形することにより形成された磁性体材料成形体53に、外部電極54a, 54bを形成するだけで製造することが可能であり、従来の磁性体セラミックを用いたセラミックインダクタの場合のように高温での焼成工程が不要で、生産性に優れているという特徴を有している。

【0004】しかし、上記従来のインダクタにおいて40は、外部電極を形成するにあたって、セラミックインダクタの場合のように、導電ペースト（例えば、Ag粉末を導電成分とするAgペースト）を塗布して焼き付ける方法により外部電極を形成しようとすると、導電ペーストの焼き付けの際の熱で、磁性体材料成形体を構成する樹脂が変質、分解して、特性値の劣化を招くおそれがあり、従来の導電ペーストを用いる方法をそのまま適用することは困難である。

【0005】そこで、これを補うために、導電ペーストを用いた場合には必要となるような焼き付けの工程を必要としない導電性接着剤を用いる方法が提案されている

が、導電性接着剤は、導電ペーストと比べて非常に高価で、しかも、比抵抗が高いため、低い抵抗値の電極が必要な製品や、偏差が厳しい製品には使用できないという問題点がある。

【0006】また、塗布、蒸着、スパッタ、無電解めつきなどの方法で磁性体材料成形体の全体に電極膜を形成した後、外部電極として電極膜を残すべき領域にレジスト剤を塗布し、レジスト剤の塗布されていない不要部分を酸によりエッチングして除去して、磁性体材料成形体の所定の領域に外部電極を形成する方法がある。

【0007】しかし、この方法では、酸により磁性体材料成形体がダメージを受け、電気的特性や機械的特性の劣化を招くという問題点がある。

【0008】なお、上述のような問題点は、チップ型積層コンデンサ、チップ型積層バリスタ、チップ型圧電部品などにも当てはまるものである。

【0009】本願発明は、上記問題点を解決するものであり、上述のインダクタの場合における磁性体材料成形体のような電子部品素子の、所定の領域に外部電極が配設された構造を有するチップ型電子部品を、特性の劣化を招いたりすることなく、効率よく製造することが可能なチップ型電子部品の製造方法及び該方法により製造される信頼性の高いチップ型電子部品を提供すること目的とする。

#### 【0010】

【課題を解決するための手段】上記目的を達成するために、本願発明（請求項1）のチップ型電子部品の製造方法は、電子部品素子の表面の、所定の領域に外部電極が配設された構造を有するチップ型電子部品の製造方法において、前記電子部品素子の表面の、外部電極を形成しない領域をレジスト剤で被覆する工程と、前記電子部品素子の全体に無電解めつきを施す工程と、前記レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めつき膜を残すことにより、前記電子部品素子に所定のパターンの外部電極を形成する工程とを具備することを特徴としている。

【0011】電子部品素子の表面の外部電極を形成しない領域をレジスト剤で被覆し、電子部品素子の全体に無電解めつきを施した後、レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めつき膜を残すことにより、電子部品素子の所定の領域に、所望のパターンの外部電極を形成することが可能になり、チップ型電子部品を効率よく製造することが可能になる。

【0012】すなわち、本願発明のチップ型電子部品の製造方法においては、電子部品素子の全体に無電解めつきを施した後、レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めつき膜を残すようにしているので、酸による電極のエッチング工程が不要になり、製品の特性を劣化させることなく、電子部品素子の所定の領域に所定のパターンの外部電極を確実に形成するこ

とが可能になり、信頼性の高いチップ型電子部品を効率よく製造することが可能になる。さらに、外部電極の形成に、高価な導電ペースト（Agペースト）を用いないので、コストの低減を図ることが可能になる。さらに、電極材料を電子部品素子に付与した後に熱を加える工程を必要としないため、外部電極が酸化されることを防止して、接続信頼性を向上させることができることになる。

【0013】また、請求項2のチップ型電子部品の製造方法は、前記電子部品素子の外部電極を形成すべき領域を、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしした後、前記電子部品素子の全体に無電解めつきを施すことを特徴としている。

【0014】電子部品素子の外部電極を形成すべき領域を、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしした後、電子部品素子の全体に無電解めつきを施すようにした場合、電子部品素子の表面を効率よく、しかも均一に面荒らしすることが可能になり、本願発明をより実効あらしめることができる。また、樹脂を含み、そのままでは無電解めつき膜の密着強度が不十分になりやすい電子部品素子の表面にも、密着性に優れた無電解めつき膜を形成することが可能になるため、樹脂系材料を用いたチップ型電子部品を製造する場合にも効率よく製造することが可能になる。

【0015】なお、面荒らし用の媒体（粉粒体）を吹き付けて行う媒体法としては、例えば、アルミナ粉末やシリカ粉末などの媒体をエアとともに吹き付けて電子部品素子の表面を研削する乾式プラスト法（サンドブラスト法）や、アルミナ粉末やシリカ粉末などの媒体を水などの液体とともに噴霧して電子部品素子の表面を研削する湿式プラスト法などが例示される。

【0016】また、本願発明においては、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしを施す工程を、外部電極を形成しない領域をレジスト剤で被覆する工程の前に行つてもよく、また、外部電極を形成しない領域をレジスト剤で被覆した後に行つてもよい。

【0017】また、請求項3のチップ型電子部品の製造方法は、電子部品素子の表面の、所定の領域に外部電極が配設された構造を有するチップ型電子部品の製造方法において、前記電子部品素子の表面全体をレジスト剤で被覆する工程と、前記電子部品素子の表面の、外部電極を形成すべき領域を被覆するレジスト剤を除去する工程と、前記電子部品素子の全体に無電解めつきを施す工程と、前記レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めつき膜を残すことにより、前記電子部品素子に所定のパターンの外部電極を形成する工程とを具備することを特徴としている。

【0018】電子部品素子の表面全体をレジスト剤で被覆した後、外部電極を形成すべき領域のレジスト剤を除去し、電子部品素子の全体に無電解めつきを施した後、レジスト剤を除去して、外部電極を形成すべき所定の領

域に無電解めっき膜を残すようにすることにより、酸による電極のエッチング工程が不要になり、製品の特性を劣化させることなく、電子部品素子の所定の領域に所定のパターンの外部電極を効率よく形成することが可能になり、信頼性の高いチップ型電子部品を効率よく製造することができるようになる。

【0019】また、請求項4のチップ型電子部品の製造方法は、前記電子部品素子の表面の、外部電極を形成すべき領域のレジスト剤を除去する工程において、媒体(粉粒体)を吹き付けて行う媒体吹付け法により、外部電極を形成すべき領域のレジスト剤を除去するとともに、該領域の面荒らしを行った後、前記電子部品素子の全体に無電解めっきを施すことを特徴としている。

【0020】電子部品素子の表面の、外部電極を形成すべき領域を、媒体(粉粒体)を吹き付けて行う媒体吹付け法により面荒らしした後、電子部品素子の全体に無電解めっきを施すようにした場合、樹脂を含み、そのままでは無電解めっき膜の密着強度が不十分になりやすい電子部品素子の表面にも、密着性に優れた無電解めっき膜を確実に形成することが可能になり、本願発明をより実効あらしめることができる。

【0021】また、請求項5のチップ型電子部品の製造方法は、前記無電解めっき膜の厚みを0.5～10μmの範囲とすることを特徴としている。

【0022】無電解めっき膜の厚みを0.5～10μmの範囲とすることにより、接続信頼性を確保しつつ、不要部分の電極の除去が困難になることを防止することができなり、本願発明をさらに実効あらしめることができる。なお、無電解めっき膜の厚みを0.5～10μmの範囲としたのは、無電解めっき膜の厚みが0.5μm未満になると、電極の連続性が低下して電気的接続の信頼性が損なわれ、また、無電解めっき膜の厚みが10μmを超えると、電気的接続の信頼性は確保されるが、その一方で、無電解めっき工程に要する時間が長くなったり、不要部分の電極を除去することが困難になったりするという弊害を生じることによる。

【0023】また、請求項6のチップ型電子部品の製造方法は、前記無電解めっき膜として、異なる種類の無電解めっきを複数回施すことにより形成された複数層構造を有する無電解めっき膜を形成することを特徴としている。

【0024】本願発明においては、異なる種類の無電解めっきを複数回施すことにより、複数層構造を有する無電解めっき膜を形成することも可能であり、その場合、所望の特性を備えた外部電極をより確実に形成することができるようになり、本願発明をより実効あらしめることができる。

【0025】また、請求項7のチップ型電子部品の製造方法は、前記無電解めっき膜からなる外部電極の上に、さらに1種以上の電解めっきを施すことにより、単層構

造又は多層構造の上層電解めっき膜を備えた外部電極を形成することを特徴としている。

【0026】無電解めっき膜からなる外部電極の上に、さらに1種以上の電解めっきを施すことにより、無電解めっき膜上に上層電解めっき膜が形成された構造の外部電極を形成することが可能になり、さらに接続信頼性やはんだ付け性などの特性に優れた外部電極を備えたチップ型電子部品を製造することが可能になる。

【0027】また、請求項8のチップ型電子部品の製造方法は、前記電子部品素子が、磁性体粉末と樹脂とを混練した樹脂系の磁性体材料を、インダクタンス素子として機能する導体(内部導体)がその内部に埋設され、かつ、前記内部導体の一部が表面に露出した状態となるように所定の形状に成形したものであることを特徴としている。

【0028】本願発明は、磁性体粉末と樹脂とを混練した樹脂系の磁性体材料中にインダクタンス素子として機能する導体(内部導体)が埋設された構造を有するチップ型電子部品(インダクタ)を製造する場合に、有効に適用することができる。特に、電子部品素子(磁性体材料成形体)の表面の外部電極を形成すべき領域を面荒らしした後、無電解めっきを施すようにした場合には、そのままでは無電解めっき膜の密着強度が不十分になりやすい樹脂系材料を用いた電子部品素子(磁性体材料成形体)の表面に、密着性に優れた無電解めっき膜を確実に形成することができるため、特に有意義である。

【0029】また、本願発明(請求項9)のチップ型電子部品は、請求項1～8のいずれかに記載のチップ型電子部品の製造方法により製造されたチップ型電子部品であって、前記電子部品素子の表面の、面荒らしされた所定の領域に、少なくとも無電解めっき膜層を備えた一層構造又は複数層構造の外部電極が配設されていることを特徴としている。

【0030】上記構成を備えた電子部品素子は、外部電極が電子部品素子の表面の、面荒らしされた所定の領域に形成されていることから、密着性に優れており、高い接続信頼性を備えている。また、本願発明のチップ型電子部品は、上述の請求項1～8記載のチップ型電子部品の製造方法を適用することにより、効率よく製造することができる。

### 【0031】

【発明の実施の形態】以下、本願発明の実施の形態を示して、その特徴とするところをさらに詳しく説明する。

【0032】【実施形態1】図1～6は、本願発明の一実施形態にかかるチップ型電子部品(チップ型インダクタ)の製造方法を示す図である。なお、この実施形態においては、図6に示すように、インダクタンス素子として機能するコイル(内部導体)2が内部に埋設された構造を有する磁性体材料成形体(電子部品素子)3の両端部に、コイル2の両端部2a, 2bと導通する外部電極

4a, 4bが配設された構造を有する、チップ型インダクタを製造する場合を例にとって説明する。

【0033】①まず、 $\text{Fe}_2\text{O}_3$ ,  $\text{NiO}$ ,  $\text{CuO}$ ,  $\text{ZnO}$ からなるフェライト粉（磁性体粉末）と、ポリフェニレンサルファイド（PPS）樹脂を混練したフェライト樹脂ペレット（磁性体材料）と、ポリアミド樹脂により被覆した銅線（AIW線）をコイル状に成形してなるコイル（内部導体）を準備し、コイルの周囲にフェライト樹脂ペレットを加熱溶融させたフェライト樹脂を射出成形することにより、図1に示すように、磁性体材料1の内部にインダクタンス素子として機能するコイル（内部導体）2が埋設された構造を有する、寸法が4.5mm×3.2mm×3.2mmのフェライト樹脂成形体（磁性体材料成形体）3を形成する。

②それから、図2に示すように、磁性体材料成形体（電子部品素子）3の表面の外部電極4a, 4b（図6）を形成すべき領域（すなわち、磁性体材料成形体3の端面及び端面から外周面に回り込んだ領域）にサンドblastを施し、コイル2の端部2a, 2bを磁性体材料成形体3から露出させるとともに、コイル2のポリアミド樹脂の絶縁皮膜を除去し、あわせて磁性体材料成形体3の表面の外部電極4a, 4bを形成すべき領域の面荒らしを行う。

③次に、純水で洗浄し、さらにアルコールで十分に洗浄した後、図3に示すように、磁性体材料成形体3の外部電極4a, 4b（図6）を形成しない領域（すなわち、磁性体材料成形体3の端面及び端面から外周面に回り込んだ領域以外の領域）に、塗布後の表面が滑らかになるよう粘度を調整した熱乾燥型のレジスト剤11を約10μmの厚みとなるように印刷し、100°Cで10分間乾燥する。

④それから、磁性体材料成形体3を純水で洗浄し、さらにアルコールで洗浄した後、Pd溶液を塗布し、還元処理した後、図4に示すように、Ni無電解めっきを施し、厚みが1~2μmのNi無電解めっき膜12を形成する。なお、Ni無電解めっき膜の厚みを1~2μmとすることにより、Ni無電解めっき膜12を切れ目なく形成することができる。

⑤その後、磁性体材料成形体3を、超音波振動を印加しながら、水酸化ナトリウム水溶液に浸漬してレジスト剤11を除去することにより、図5に示すように、外部電極4a, 4bを形成すべき領域以外の領域のNi無電解めっき膜12を除去する。

⑥次に、磁性体材料成形体3をバーレルに入れ、Ni電解めっきを行って、図6に示すように、上記Ni無電解めっき膜12上に5μmの厚みのNi電解めっき膜13を形成し、さらに、その上に5μmの厚みのSn電解めっき膜14を形成することにより、磁性体材料成形体3の両端部に外部電極4a, 4bが配設された構造を有するチップ型インダクタが得られる。

【0034】この実施形態1の製造方法によれば、⑤の無電解めっきの工程で、レジスト剤11の上にも無電解めっき膜12は形成される（図4）が、レジスト剤11の表面が荒れていないため、接着強度が小さく、しかも、無電解めっき膜12の厚みが薄いため、部分的にレジスト剤11が覆われていない部分が存在する状態となり、水酸化ナトリウム水溶液がレジスト剤11に接触することにより、短時間でレジスト剤11が磁性体材料成形体3から剥がれ、レジスト剤11上のNi無電解めっき膜12も同時に除去されることになり、効率よく外部電極4a, 4bを形成することが可能になる。また、めっきにより外部電極4a, 4bを形成するようにしており、外部電極の形成に高価な導電ペースト（Agペースト）を用いないので、コストの低減を図ることができる。さらに、電極材料を磁性体材料成形体に付与した後に熱を加える工程を必要としないため、外部電極の酸化を抑制して、接続信頼性を向上させることができる。また、無電解めっきと電解めっきの間に乾燥工程などを設ける必要がなく、バーレルに入れたまま連続して処理を行うことができるため、生産性を向上させることができる。

【0035】なお、上記実施形態では、磁性体材料成形体3の表面の外部電極4a, 4b（図6）を形成すべき領域にサンドblastを施した後、磁性体材料成形体3の外部電極4a, 4b（図6）を形成しない領域にレジスト剤11を印刷するようしているが、図7に示すように、磁性体材料成形体3の表面の、外部電極4a, 4b（図6）を形成しない領域にレジスト剤11を印刷した後、磁性体材料成形体3の表面の外部電極4a, 4bを形成すべき領域（レジスト剤11で被覆されていない領域）にサンドblastを施すように構成すること也可能である。このようにした場合、外部電極が形成されるべき領域以外の磁性体材料成形体3の表面が荒れることを防止し、製品の信頼性を向上させることができるものである。なお、この方法の場合も、サンドblastの際にレジスト剤11の表面がサンドblastされないようにすることにより、レジスト剤11の表面を滑らかに保つことが可能であり、部分的にレジスト剤が無電解めっき膜に覆われていない部分に水酸化ナトリウム水溶液が接触することにより、レジスト剤が成形体から剥がれ、そのレジスト剤上のNi無電解めっき膜も同時に除去されることになるため、効率よく外部電極を形成することができる。また、レジスト剤の表面が多少荒れても、使用するレジスト剤を選ぶことにより、不要部分の無電解めっき膜を除去しやすくすることは可能であり、実用性が損なわれることはない。

【0036】【実施形態2】なお、この実施形態2においても、上記実施形態1の場合と同様の構造を有するチップ型インダクタを製造する場合を例にとって説明する。

【0037】①まず、上記の実施形態1の場合と同様にして、 $\text{Fe}_2\text{O}_3$ ,  $\text{NiO}$ ,  $\text{CuO}$ ,  $\text{ZnO}$ からなるフェライト粉（磁性体粉末）と、ポリフェニレンサルファイド（PPS）樹脂を混練したフェライト樹脂ペレット（磁性体材料）と、ポリアミドイミド樹脂により被覆した銅線をコイル状に成形してなるコイル（内部導体）を準備し、コイルの周囲にフェライト樹脂ペレットを加熱溶融させたフェライト樹脂を射出成形することにより、図8に示すように、磁性体材料1の内部にインダクタンス素子として機能するコイル（内部導体）2が埋設された構造を有する、寸法が4.5mm×3.2mm×3.2mmのフェライト樹脂成形体（磁性体材料成形体）3を形成する。

②それから、図9に示すように、磁性体材料成形体（電子部品素子）3の表面の全体に、塗布面が滑らかになるよう粘度を調整したレジスト剤11を約50μmの厚みで塗布し、100°Cで15分間乾燥させる。

③その後、図10に示すように、磁性体材料成形体3の外部電極4a, 4b（図13）を形成すべき領域（すなわち、磁性体材料成形体3の端面及び端面から外周面に回り込んだ領域以外の領域）にサンドブラストを施し、コイル2の端部の外部電極4a, 4bを形成すべき領域のレジスト剤11を除去して、磁性体材料成形体3を露出させるとともに、コイル2のポリアミドイミド樹脂の絶縁皮膜を除去し、あわせて磁性体材料成形体3の露出面の面荒らしを行う。

④次に、磁性体材料成形体3を純水で洗浄し、さらにアルコールで十分に洗浄した後、Pd溶液を塗布し、還元処理した後、図11に示すように、Ni無電解めっきを施し、厚みが1~2μmのNi無電解めっき膜12を形成する。なお、Ni無電解めっき膜の厚みを1~2μmとすることにより、Ni無電解めっき膜12を切れ目なく形成することが可能になる。

⑤その後、磁性体材料成形体3を、超音波振動を印加しながら、水酸化ナトリウム水溶液に浸漬してレジスト剤11を除去することにより、図12に示すように、外部電極4a, 4bを形成すべき領域以外の領域のNi無電解めっき膜を除去する。

⑥次に、磁性体材料成形体3をバレルに入れ、Ni電解めっきを行って、図13に示すように、上記Ni無電解めっき膜12上に5μmの厚みのNi電解めっき膜13を形成し、さらに、その上に5μmの厚みのSn電解めっき膜14を形成することにより、磁性体材料成形体3の両端部に外部電極4a, 4bが配設された構造を有するチップ型インダクタが得られる。

【0038】この実施形態2の製造方法によれば、④の無電解めっきの工程で、レジスト剤11の上にも無電解めっき膜12は形成される（図11）が、レジスト剤11の表面が滑らかであるため、無電解めっき膜12の接着強度が小さく、しかも、無電解めっき膜12の厚みが

薄いため、部分的にレジスト剤11が覆われていない部分が存在する状態となり、水酸化ナトリウム水溶液がレジスト剤11に接触することにより、短時間でレジスト剤11が磁性体材料成形体3から剥がれ、レジスト剤11上のNi無電解めっき膜12も同時に除去されることになり、効率よく外部電極4a, 4bを形成することが可能になる。

【0039】なお、上記実施形態1及び2においては、レジスト剤の除去に水酸化ナトリウム水溶液を用いているが、フェライト樹脂（磁性体材料）を冒さない有機溶剤を用いることも可能である。また、レジスト剤としては、上述のような熱乾燥型のレジスト剤以外に、UV硬化型のレジスト剤を用いることも可能である。

【0040】また、上記実施形態1及び2においては、無電解めっき膜の厚みを1~2μmとしているが、めっき膜の種類や製品の用途などを考慮して0.5~10μmの範囲でその厚みを調整することが可能である。

【0041】なお、上記実施形態では、チップ型インダクタを製造する場合を例にとって説明したが、本願発明は、これに限られるものではなく、コンデンサ、LC複合部品、正特性サーミスター、積層パリストア、多層基板、圧電部品その他の種々のチップ型電子部品を製造する場合に、広く適用することが可能である。

【0042】また、上記実施形態では、電子部品素子（磁性体材料成形体）が樹脂系の材料を用いたものである場合について説明したが、本願発明は、誘電体セラミックや、圧電セラミックその他の種々の材料から電子部品素子が形成された種々のチップ型電子部品に適用することが可能であり、その場合にも、上記実施形態の場合とほぼ同様の効果を得ることができる。

【0043】本願発明は、さらにその他の点においても上記実施形態に限定されるものではなく、電子部品素子の具体的な形状、レジスト剤の種類や塗布パターン、外部電極の構成材料や形状、無電解めっきの具体的な条件、無電解めっき膜の種類、媒体吹付け法による面荒らしの具体的な条件などに関し、発明の要旨の範囲内において、種々の応用、変形を加えることが可能である。

#### 【0044】

【発明の効果】上述のように、本願発明（請求項1）のチップ型電子部品の製造方法は、電子部品素子の表面の外部電極を形成しない領域をレジスト剤で被覆し、電子部品素子の全体に無電解めっきを施した後、レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めっき膜を残すようにしているので、電子部品素子の所定の領域に、所望のパターンの外部電極を形成することが可能になり、チップ型電子部品を効率よく製造することが可能になる。

【0045】すなわち、本願発明のチップ型電子部品の製造方法においては、電子部品素子の全体に無電解めっきを施した後、レジスト剤を除去して、外部電極を形成

すべき所定の領域に無電解めっき膜を残すようにしているので、酸による電極のエッチング工程が不要になり、製品の特性を劣化させることなく、電子部品素子の所定の領域に所定のパターンの外部電極を確実に形成することが可能になり、信頼性の高いチップ型電子部品を効率よく製造することができる。さらに、外部電極の形成に、高価な導電ペースト (Agペースト) を用いないことで、コストの低減を図ることが可能になる。さらに、電極材料を電子部品素子に付与した後に熱を加える工程を必要としないため、外部電極が酸化されることを防止して、接続信頼性を向上させることができる。

【0046】また、請求項2の電子部品素子の製造方法のように、電子部品素子の外部電極を形成すべき領域を、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしした後、電子部品素子の全体に無電解めっきを施すようにした場合、電子部品素子の表面を効率よく、しかも均一に面荒らしすることが可能になり、本願発明をより実効あらしめることができる。また、樹脂を含み、そのままでは無電解めっき膜の密着強度が不十分になりやすい電子部品素子の表面にも、密着性に優れた無電解めっき膜を形成することが可能になるため、樹脂系材料を用いたチップ型電子部品を製造する場合にも効率よく製造することが可能になる。なお、本願発明においては、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしを施す工程を、外部電極を形成しない領域をレジスト剤で被覆する工程の前に行つてもよく、また、外部電極を形成しない領域をレジスト剤で被覆した後に行つてもよいので、製造方法の自由度が大きく、生産性に優れている。

【0047】また、請求項3のチップ型電子部品の製造方法は、電子部品素子の表面全体をレジスト剤で被覆した後、外部電極を形成すべき領域のレジスト剤を除去し、電子部品素子の全体に無電解めっきを施した後、レジスト剤を除去して、外部電極を形成すべき所定の領域に無電解めっき膜を残すようにしているので、酸による電極のエッチング工程が不要になり、製品の特性を劣化させることなく、電子部品素子の所定の領域に所定のパターンの外部電極を効率よく形成することが可能になり、信頼性の高いチップ型電子部品を効率よく製造することが可能になる。

【0048】また、請求項4のチップ型電子部品の製造方法のように、電子部品素子の外部電極を形成すべき領域を、媒体（粉粒体）を吹き付けて行う媒体吹付け法により面荒らしした後、電子部品素子の全体に無電解めっきを施すようにした場合、樹脂を含み、そのままでは無電解めっき膜の密着強度が不十分になりやすい電子部品素子の表面に、密着性に優れた無電解めっき膜を確実に形成することが可能になり、本願発明をより実効あらしめることができる。

【0049】また、請求項5のチップ型電子部品の製造

方法のように、無電解めっき膜の厚みを0.5~1.0μmの範囲とすることにより、接続信頼性を確保しつつ、不要部分の電極の除去が困難になることを防止することが可能になり、本願発明をさらに実効あらしめることができる。

【0050】また、請求項6のチップ型電子部品の製造方法のように、異なる種類の無電解めっきを複数回施すことにより、複数層構造を有する無電解めっき膜を形成することが可能になり、所望の特性を備えた外部電極を形成することができるようになる。

【0051】また、請求項7のチップ型電子部品の製造方法のように、無電解めっき膜からなる外部電極の上に、さらに1種以上の電解めっきを施すことにより、無電解めっき膜上に上層電解めっき膜が形成された構造の外部電極を形成することが可能になり、さらに接続信頼性やはんだ付け性などの特性に優れた外部電極を備えたチップ型電子部品を製造することが可能になる。

【0052】また、本願発明は、請求項8のように、磁性体粉末と樹脂とを混練した樹脂系の磁性体材料中にインダクタンス素子として機能する導体（内部導体）が埋設された構造を有するチップ型電子部品（インダクタ）を製造する場合に、有効に適用することが可能であり、特に、電子部品素子（磁性体材料成形体）の表面の外部電極を形成すべき領域を面荒らしした後、無電解めっきを施すようにした場合には、そのままでは無電解めっき膜の密着強度が不十分になりやすい樹脂系材料を用いた電子部品素子（磁性体材料成形体）の表面に、密着性に優れた無電解めっき膜を確実に形成することができるため、特に有意義である。

【0053】また、本願発明（請求項9）のチップ型電子部品は、電子部品素子の表面の、面荒らしされた所定の領域に、少なくとも無電解めっき膜を備えた一層構造又は複数層構造の外部電極が配設された構造を備えており、外部電極が電子部品素子の表面の、面荒らしされた所定の領域に形成されていることから、密着性に優れており、高い接続信頼性を備えている。また、本願発明のチップ型電子部品は、上述の請求項1~8の方法を適用することにより、効率よく製造することができる。

#### 【図面の簡単な説明】

【図1】本願発明の一実施形態にかかるチップ型インダクタの製造方法の一工程において形成した磁性体材料成形体を示す図である。

【図2】本願発明の一実施形態にかかるチップ型インダクタの製造方法の一工程において磁性体材料成形体の両端部をサンドブラストにより面荒らししている状態を示す図である。

【図3】本願発明の一実施形態にかかるチップ型インダクタの製造方法の一工程において、磁性体材料成形体の所定の領域にレジスト剤を塗布した状態を示す図である。

【図4】本願発明の一実施形態にかかるチップ型インダクタの製造方法の一工程において磁性体材料成形体に無電解めっきを施した状態を示す図である。

【図5】本願発明の一実施形態にかかるチップ型インダクタの製造方法の一工程において磁性体材料成形体に無電解めっきを施した後に、レジスト剤を除去した状態を示す図である。

【図6】本願発明の一実施形態にかかるチップ型インダクタの製造方法により製造されたインダクタを示す図である。

【図7】本願発明の一実施形態にかかるチップ型インダクタの製造方法の変形例を示す図である。

【図8】本願発明の他の実施形態にかかるチップ型インダクタの製造方法の一工程において形成した磁性体材料成形体を示す図である。

【図9】本願発明の他の実施形態にかかるチップ型インダクタの製造方法の一工程において磁性体材料成形体の表面全体にレジスト剤を塗布した状態を示す図である。

【図10】本願発明の他の実施形態にかかるチップ型インダクタの製造方法の一工程において、磁性体材料成形体の所定の領域にサンドブラストを施している状態を示す図である。

10

【図11】本願発明の他の実施形態にかかるチップ型インダクタの製造方法の一工程において磁性体材料成形体に無電解めっきを施した状態を示す図である。

【図12】本願発明の他の実施形態にかかるチップ型インダクタの製造方法の一工程において磁性体材料成形体に無電解めっきを施した後に、レジスト剤を除去した状態を示す図である。

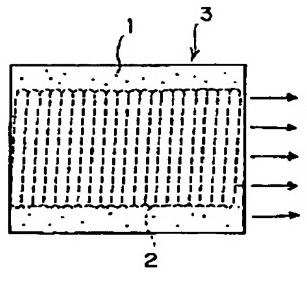
【図13】本願発明の他の実施形態にかかるチップ型インダクタの製造方法により製造されたインダクタを示す図である。

【図14】従来のチップ型インダクタの一例を示す図である。

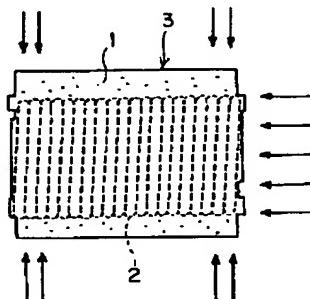
#### 【符号の説明】

1	磁性体材料
2	コイル (内部導体)
2 a, 2 b	コイルの端部
3	磁性体材料成形体 (電子部品素子)
4 a, 4 b	外部電極
11	レジスト剤
12	N i 無電解めっき膜
13	N i 電解めっき膜
14	S n 電解めっき膜

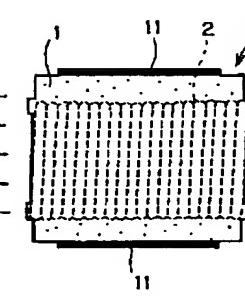
【図1】



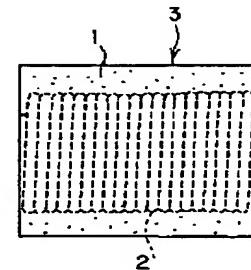
【図2】



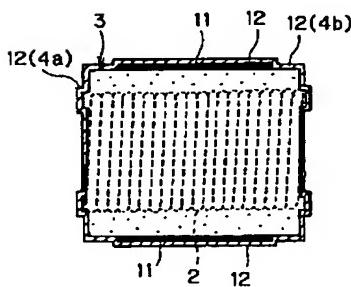
【図3】



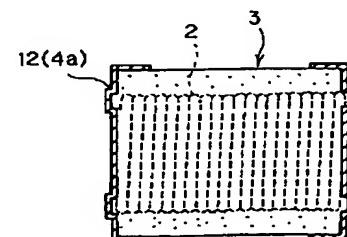
【図8】



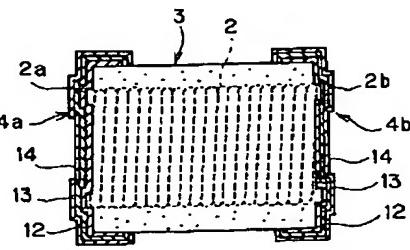
【図4】



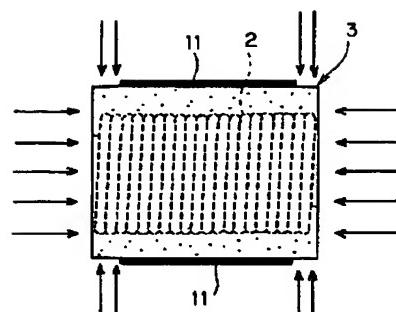
【図5】



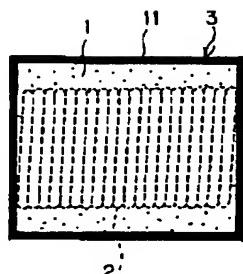
【図6】



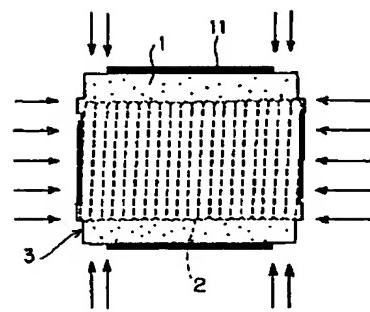
【図7】



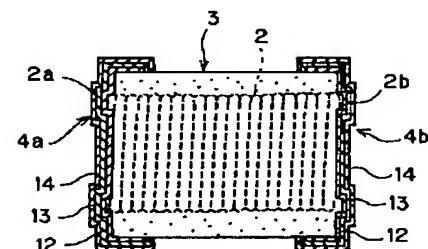
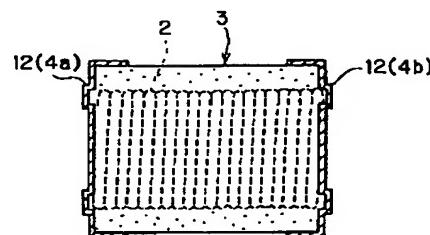
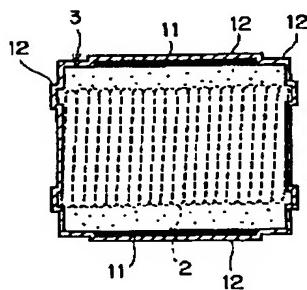
【図9】



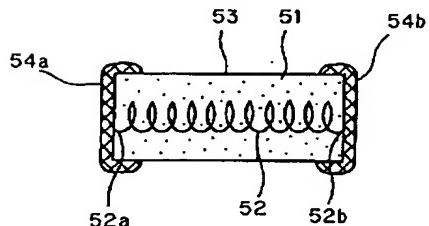
【図10】



【図11】



【図12】



フロントページの続き

(72)発明者 福谷 崑  
京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

(72)発明者 鹿間 隆  
京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

F ターム(参考) 4K022 AA02 AA31 AA41 BA14 BA35  
CA02 CA08 DA01 EA03  
5E062 FF01 FF02 FG07 FG15  
5E070 AA01 AB02 BB03 CA03 DA13  
EA01